

IMAGE-PICKUP DEVICE AND DRIVE METHOD FOR THE SAME**Publication number:** JP10243296**Publication date:** 1998-09-11**Inventors:** SHODA MASAHIRO; KATO SHIGERU**Applicant:** NIPPON KOGAKU KK**Classification:**

- international: H04N5/335; H01L27/148; H04N3/15; H04N5/235;
H04N5/33; H04N5/335; H01L27/148; H04N3/15;
H04N5/235; H04N5/33; (IPC1-7): H04N5/335

- european: H01L27/148A; H01L27/148C4; H04N3/15D4;
H04N3/15E2; H04N5/235

Application number: JP19970042077 19970226**Priority number(s):** JP19970042077 19970226**Also published as:**

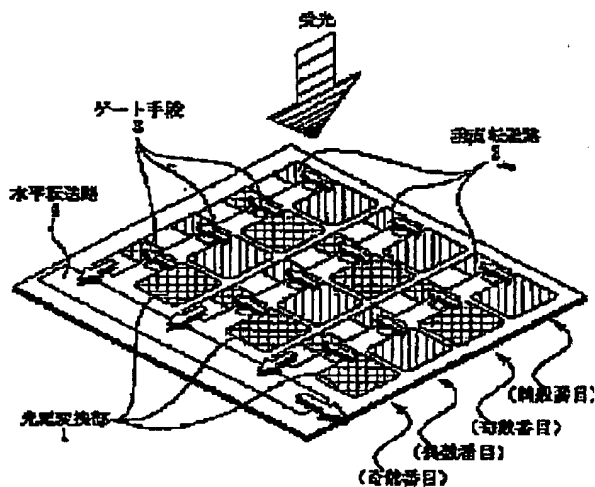
EP0862321 (A)

US6429898 (B)

EP0862321 (A)

Report a data error he**Abstract of JP10243296**

PROBLEM TO BE SOLVED: To provide an image-pickup device, with which image signals can be outputted with high gradation over a wide luminance range, for an image-pickup device for photoelectrically transducing an optical image and outputting the image signal. **SOLUTION:** In an image-pickup device, provided with plural photoelectrically transducing parts 1 horizontally and vertically arranged so as to store signal charges corresponding to the quantity of received light, a group of vertical transfer paths 2 arranged for each vertical column of photoelectric transducing parts 1 so as to vertically transfer charges, a gate means 3 for moving the signal charges stored in the photoelectric transducing parts 1 for prescribed storage time to the vertical transfer paths 2, and horizontal transfer paths 4 for horizontally transferring the transfer outputs of groups of vertical transfer paths 2, the gate means 2 controls the storage time of signal charges to mutually different lengths concerning the odd-numbered and even-numbered horizontal rows of photoelectric transducing parts 1 and sets the comparatively long storage time to time, for saturating the photoelectric transducing parts 1 at a maximum light reception level.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-243296

(43) 公開日 平成10年(1998) 9月11日

(51) Int.Cl.⁶

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

P

審査請求 未請求 請求項の数10 O L (全 15 頁)

(21) 出願番号 特願平9-42077

(22) 出願日 平成9年(1997) 2月26日

(71) 出願人 000004112

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(72) 発明者 正田 昌宏

東京都千代田区丸の内3丁目2番3号 株式会社ニコン内

(72) 発明者 加藤 茂

東京都千代田区丸の内3丁目2番3号 株式会社ニコン内

(74) 代理人 弁理士 古谷 史旺 (外1名)

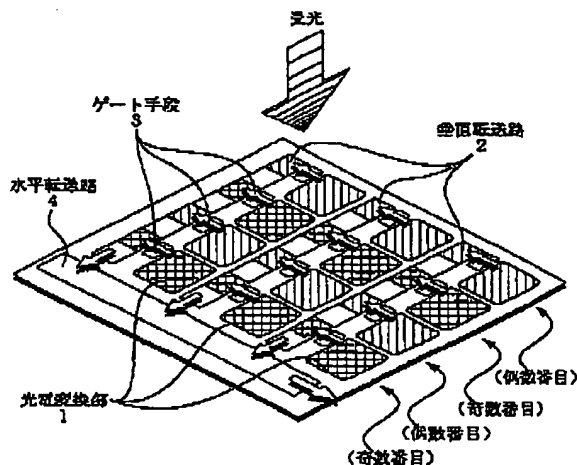
(54) 【発明の名称】 撮像装置、および撮像装置の駆動方法

(57) 【要約】

【課題】 本発明は、光像を光電変換して画像信号を出力する撮像装置に関し、広い輝度範囲にわたり画像信号を高階調に出力することができる撮像装置を提供することを目的とする。

【解決手段】 水平垂直方向に配列され、かつ受光量に応じて信号電荷を蓄積する複数の光電変換部1と、光電変換部1の垂直列ごとに配置され、かつ電荷を垂直方向に転送する垂直転送路2の群と、所定の蓄積時間にわたり光電変換部1に蓄積された信号電荷を、垂直転送路2に移送するゲート手段3と、垂直転送路群2の転送出力を水平方向に転送する水平転送路4とを備えた撮像装置において、ゲート手段3は、光電変換部1の水平列の奇数番目と偶数番目とについて、信号電荷の蓄積時間を相異なる長さに制御し、比較的長い蓄積時間は、最大受光レベルにおいて前記光電変換部が飽和する時間に設定されることを特徴とする。

請求項1、8に記載の発明を説明する図



(2)

特開平10-243296

【特許請求の範囲】

【請求項1】 水平垂直方向に配列され、受光量に応じて信号電荷を蓄積する複数の光電変換部と、前記光電変換部の垂直列ごとに配置され、かつ電荷を垂直方向に転送する垂直転送路の群と、所定の蓄積時間にわたり前記光電変換部に蓄積された信号電荷を、前記垂直転送路に移送するゲート手段と、前記垂直転送路群の転送出力を水平方向に転送する水平転送路とを備えた撮像装置において、前記ゲート手段は、

前記光電変換部の水平列の奇数番目と偶数番目とについて、前記信号電荷の蓄積時間を相異なる長さに制御し、前記蓄積時間の中で比較的長い側は、最大受光レベルにおいて前記光電変換部が飽和する時間に設定されることを特徴とする撮像装置。

【請求項2】 請求項1に記載の撮像装置において、垂直方向に隣接する前記光電変換部から移送された信号電荷を、前記垂直転送路上の電位井戸内で加算する電荷加算手段を備えたことを特徴とする撮像装置。

【請求項3】 請求項2に記載の撮像装置において、前記ゲート手段は、インターレース走査の奇数フィールドと偶数フィールドとにおいて、前記水平列の奇数番目および偶数番目における蓄積時間の長さを交互に入れ替えることを特徴とする撮像装置。

【請求項4】 請求項1に記載の撮像装置において、前記光電変換部は、金属シリサイドとシリコンとのショットキー接合から構成されることを特徴とする撮像装置。

【請求項5】 請求項1に記載の撮像装置において、前記光電変換部は、シリコンのPN接合から構成され、前記PN接合に生じる余剰の信号電荷を排出する電荷排出部を備えたことを特徴とする撮像装置。

【請求項6】 請求項5に記載の撮像装置において、前記電荷排出部は、前記PN接合のポテンシャル障壁よりも小さなポテンシャル障壁を介して、前記PN接合の少なくとも一部の領域に接することを特徴とする撮像装置。

【請求項7】 請求項1に記載の撮像装置において、前記水平転送路の転送出力を水平列ごともしくはフィールドごとに蓄積する蓄積手段と、前記水平転送路の転送出力と、前記蓄積手段を介して遅延した転送出力とを画素単位に加算する加算手段とを備えたことを特徴とする撮像装置。

【請求項8】 水平垂直方向に配列され、受光量に応じて信号電荷を蓄積する複数の光電変換部と、前記光電変換部の垂直列ごとに配置されて電荷を垂直方向に順次転送する垂直転送路の群と、前記光電変換部に蓄積された信号電荷を前記垂直転送路に移送するゲート手段と、前記垂直転送路群の転送出力を水平方向に転送する水平転

送路とを備えた撮像装置から画像信号を読み出す駆動方法において、

前記光電変換部の水平列の奇数番目と偶数番目とについて、相異なる信号蓄積時間で信号電荷を蓄積するステップと、

前記光電変換部にそれぞれ蓄積された信号電荷を前記ゲート手段を介して前記垂直転送路に移送するステップと、

前記垂直転送路および前記水平転送路を介して画像信号を読み出すステップとを有し、

前記蓄積時間の中で比較的長い側が、最大受光レベルにおいて前記光電変換部が飽和する時間に設定されてなることを特徴とする撮像装置の駆動方法。

【請求項9】 請求項8に記載の撮像装置の駆動方法において、

垂直方向に隣接する前記光電変換部から移送された信号電荷を、前記垂直転送路上の電位井戸内で加算するステップを有することを特徴とする撮像装置の駆動方法。

【請求項10】 請求項8に記載の撮像装置の駆動方法において、

インターレース走査の奇数フィールドと偶数フィールドとにおいて、前記水平列の奇数番目および偶数番目における蓄積時間の長さを交互に入れ替えるステップを有することを特徴とする撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光像を光電変換して画像信号を出力する撮像装置に関し、特に、広い輝度範囲において画像信号を高階調に出力する撮像装置に関する。

【0002】

【従来の技術】従来、電子カメラやビデオカメラなどに搭載するため、CCD撮像素子などからなる撮像装置が開発されている。また近年では、熱現象の観察や、夜間の監視カメラ用として、赤外線用の撮像装置も開発されている。

【0003】図15は、この種の撮像装置の一例を示す図である。図15において、赤外線を検出するP₊Siショットキーダイオード61が撮像面上に二次元配列される。これらP₊Siショットキーダイオード61の垂直列の間には、転送ゲート63を介して垂直CCD62が配置される。また、垂直CCD62の個々には、電荷転送用の4相電極φ1～φ4が周期的に配置され、垂直CCD62の一端側には、水平CCD64が水平方向に沿って配設される。この水平CCD64の出力側には、出力アンプ66が接続される。

【0004】一方、垂直CCD62の他端側には、不要電荷を排出するための掃き出し線67が接続される。このような構成の撮像装置では、インターレース読み出しが可能となる。以下、奇数フィールドを読み出す場合の

(3)

特開平10-243296

3

動作について説明を行う。まず、電極 $\phi 1 \sim 3$ に対し高電位を印加することにより、電極 $\phi 1 \sim 3$ の下に、信号電荷を蓄積するための電位井戸を形成する。

【0005】この状態でP t S iショットキーダイオード61に蓄積された信号電荷は、転送ゲート63を介して垂直CCD62の電位井戸に一括移送される。このとき、 n 行目(n は奇数)と $n+1$ 行目の信号電荷は1つの電位井戸内において混合され、1水平ライン分の信号電荷が生成される。次に、電極 $\phi 1 \sim \phi 4$ に対し4相の駆動パルスが順次印加され、電位井戸内の信号電荷は垂直方向に順次転送される。

【0006】水平CCD64は、水平帰線期間中に、垂直CCD62の一群から出力される1水平ライン分の信号電荷を順次に取り込む。このように取り込まれた水平ライン分の信号電荷は1水平走査期間をかけて外部へ水平転送される。なお、偶数フィールドの読み出しに際しては、電極 $\phi 4$ 、 $\phi 1$ 、 $\phi 2$ の下に電位井戸を形成して、 n 行目(n は奇数)と $n-1$ 行目の信号電荷を混合し、1水平ライン分の信号電荷を生成する。

【0007】以上のような読み出し動作により、1フィールド期間(NTSC規格では、 $1/60\text{sec}$)にわたって蓄積された信号電荷が、外部に順次読み出される。また、信号電荷の蓄積時間を制御する機能(電子シャッタ)を有する撮像装置も知られている(特公平1-18629号公報)。以下、図15に示す撮像装置において、この種の電子シャッタ動作を説明する。

【0008】まず、P t S iショットキーダイオード61に蓄積された不要電荷の少なくとも一部を、転送ゲート63を介して垂直CCD62に一括転送する。この状態で垂直CCD62を逆方向に高速駆動して、不要電荷を掃き出し線67へ掃き出す。このような掃き出し動作から所定の蓄積時間を経過した後に、P t S iショットキーダイオード61に蓄積された信号電荷を、転送ゲート63を介して垂直CCD62に再び一括転送する。この状態で、垂直CCD62を正方向に駆動して、信号電荷を水平CCD64へ順次転送する。水平CCD64は、これらの信号電荷を順次に水平転送して外部へ出力する。

【0009】ここで、上述の蓄積時間を適宜に変更することにより、電子シャッタ機能が実現する。図16は、この種の電子シャッタ機能を有する撮像装置の出力特性を示す図である。横軸は、観測対象として黒体炉を用いた場合の黒体温度であり、可視光における輝度レベルにおおむね相当する。一方、縦軸は、P t S iショットキーダイオード61に発生する出力電子数を示す。

【0010】図中の出力特性 $a \sim d$ は、信号電荷の蓄積時間 $1/60$ 、 $1/500$ 、 $1/1000$ 、 $1/1500\text{sec}$ に対応する各出力特性である。

【0011】

【発明が解決しようとする課題】ところで、図16に示

4

されるように、出力特性 a (蓄積時間 $1/60\text{sec}$)では、黒体温度 $20 \sim 80^\circ\text{C}$ の範囲で、出力電子数の変化が大きくなる。そのため、この温度範囲にある被写体は、高階調かつ高感度に撮像される。しかしながら、 100°C 以上の被写体については、P t S iショットキーダイオード61から信号電荷が溢れてしまうために、出力電子数の変化は飽和する。

【0012】そのため、 100°C 以上の被写体については、出力画像に階調つぶれが生じるという問題点があった。一方、出力特性 d (蓄積時間 $1/1500\text{sec}$)については、黒体温度 200°C 付近で、出力電子数の傾きが大きくなる。そのため、 200°C 付近の被写体は、高階調かつ高感度に撮像される。

【0013】しかしながら、 20°C 付近の被写体については、出力電子数が極めて少ない。そのため、 20°C 付近の被写体については、出力画像のS/N低下および階調つぶれが著しく、十分な観察ができないという問題点があった。その他の出力特性 b 、 c においても、高階調かつ高感度に撮像できる範囲(以下「ダイナミックレンジ」という)は狭く限られるため、温度範囲の広い撮影対象を適切に撮像することは困難であった。

【0014】なお、上述の説明では、電子シャッタによる露出制御の場合について述べたが、絞り調節や光量減少フィルタなどによる露出制御においても、上記のダイナミックレンジは拡大しないために同様の問題が生じていた。また、上述の説明では、赤外線用の撮像装置の場合について述べたが、可視光線用の撮像装置においても、輝度範囲の広い撮影対象を高階調に撮像することは非常に困難であった。

【0015】そこで、請求項1に記載の発明では、これらの問題点を解決するために、上記のダイナミックレンジを容易に拡大することができる撮像装置を提供することを目的とする。請求項2に記載の発明では、請求項1の目的と併せて、簡易な構成でダイナミックレンジの広い画像信号を生成することができる撮像装置を提供することを目的とする。

【0016】請求項3に記載の発明では、請求項2の目的と併せて、インターレース走査において、水平ライン一本おきの飛び越し走査を正確に実現することができる撮像装置を提供することを目的とする。請求項4に記載の発明では、請求項1の目的と併せて、赤外線撮像に好適な撮像装置を提供することを目的とする。

【0017】請求項5に記載の発明では、請求項1の目的と併せて、可視光線の撮像に好適な撮像装置を提供することを目的とする。請求項6に記載の発明では、請求項5の目的と併せて、ブルーミングの発生を確実に抑制することができる撮像装置を提供することを目的とする。請求項7に記載の発明では、請求項1の目的と併せて、ダイナミックレンジの広い画像信号を外部回路で簡便に生成することができる撮像装置を提供することを目

(4)

特開平10-243296

5

的とする。

【0018】請求項8に記載の発明では、請求項1の目的と同様に、ダイナミックレンジを容易に拡大することができる撮像装置の駆動方法を提供することを目的とする。請求項9に記載の発明では、請求項8の目的と併せて、簡易な構成でダイナミックレンジの広い画像信号を生成することができる撮像装置の駆動方法を提供することを目的とする。

【0019】請求項10に記載の発明では、請求項9の目的と併せて、インターレース走査において、水平ライン一本おきの飛び越し走査を正確に実現することができる撮像装置の駆動方法を提供することを目的とする。

【0020】

【課題を解決するための手段】図1は、請求項1、8に記載の発明を説明する図である。

【0021】請求項1に記載の発明は、水平垂直方向に配列され、かつ受光量に応じて信号電荷を蓄積する複数の光電変換部1と、光電変換部1の垂直列ごとに配置され、かつ電荷を垂直方向に転送する垂直転送路2の群と、所定の蓄積時間にわたり光電変換部1に蓄積された信号電荷を、垂直転送路2に移送するゲート手段3と、垂直転送路群2の転送出力を水平方向に転送する水平転送路4とを備えた撮像装置において、ゲート手段3は、光電変換部1の水平行の奇数番目と偶数番目について、信号電荷の蓄積時間を相異なる長さに制御し、かつ、上記の蓄積時間の中で比較的長い側は、最大受光レベルにおいて前記光電変換部が飽和する時間に設定されていることを特徴とする。

【0022】図2は、請求項2、9に記載の発明を説明する図である。請求項2に記載の発明は、請求項1に記載の撮像装置において、垂直方向に隣接する光電変換部1から移送された信号電荷を、垂直転送路2上の電位井戸内で加算する電荷加算手段5を備えたことを特徴とする。図3は、請求項3、10に記載の発明を説明する図である。

【0023】請求項3に記載の発明は、請求項2に記載の撮像装置において、ゲート手段3は、インターレース走査の奇数フィールドと偶数フィールドとにおいて、水平行の奇数番目および偶数番目における蓄積時間の長さを交互に入れ替えることを特徴とする。請求項4に記載の発明は、請求項1に記載の撮像装置において、光電変換部1は、金属シリサイドとシリコンとのショットキー接合から構成されることを特徴とする。

【0024】請求項5に記載の発明は、請求項1に記載の撮像装置において、光電変換部1は、シリコンのPN接合から構成され、PN接合に生じる余剰の信号電荷を排出する電荷排出部を備えたことを特徴とする。請求項6に記載の発明は、請求項5に記載の撮像装置において、電荷排出部は、PN接合のポテンシャル障壁よりも小さなポテンシャル障壁を介して、PN接合の少なくとも

6

も一部の領域に接することを特徴とする。

【0025】請求項7に記載の発明は、請求項1に記載の撮像装置において、水平転送路4の転送出力を水平行ごともしくはフィールドごとに蓄積する蓄積手段と、水平転送路4の転送出力と、蓄積手段を介して遅延した転送出力とを画素単位に加算する加算手段とを備えたことを特徴とする。請求項8に記載の発明は、水平垂直方向に配列され、受光量に応じて信号電荷を蓄積する複数の光電変換部1と、光電変換部1の垂直列ごとに配置されて電荷を垂直方向に順次転送する垂直転送路2の群と、光電変換部1に蓄積された信号電荷を垂直転送路2に移送するゲート手段3と、垂直転送路群2の転送出力を水平方向に転送する水平転送路4とを備えた撮像装置から画像信号を読み出す駆動方法において、光電変換部1の水平行の奇数番目と偶数番目について、相異なる信号蓄積時間で信号電荷を蓄積するステップと、光電変換部1にそれぞれ蓄積された信号電荷をゲート手段3を介して垂直転送路2に移送するステップと、垂直転送路2および水平転送路4を介して画像信号を読み出すステップとを有し、前記蓄積時間の中で比較的長い側は、最大受光レベルにおいて前記光電変換部が飽和する時間に設定されていることを特徴とする。

【0026】請求項9に記載の発明は、請求項8に記載の撮像装置の駆動方法において、垂直方向に隣接する光電変換部1から移送された信号電荷を、垂直転送路2上の電位井戸内で加算するステップを有することを特徴とする。請求項10に記載の発明は、請求項8に記載の撮像装置の駆動方法において、インターレース走査の奇数フィールドと偶数フィールドとにおいて、水平行の奇数番目および偶数番目における蓄積時間の長さを交互に入れ替えるステップを有することを特徴とする。

【0027】（作用）請求項1にかかわる撮像装置では、ゲート手段3が、水平1行おきに、光電変換部1の蓄積時間を相異なる長さに制御する。このように撮像された画像は、長短2種類の蓄積時間により得られた水平行が混在したものとなる。このとき、撮影対象の明るい領域については、蓄積時間の比較的長い水平行で光電変換部が飽和する。しかしながら、蓄積時間の比較的短い水平行においては高階調に撮像される。

【0028】一方、撮影対象の暗い領域については、蓄積時間の比較的長い水平行において高S/Nおよび高階調に撮像される。これらの水平行が混在することにより、請求項1の撮像装置では、明暗どちらの撮影対象に対しても高階調に撮像された画像を得ることが可能となる。

【0029】特に、比較的長い蓄積時間側を、最大受光レベルにおいて光電変換部が飽和する時間まで長くすることにより、撮影対象の特に暗い領域までを高階調に撮像することが可能となる。したがって、撮像装置のダイナミックレンジは確実に拡大する。また、混在する水平

(5)

特開平10-243296

7

行の一方を画像内から選択抽出することにより、明暗のどちらか一方について高階調に撮像された画像を適宜に生成することも可能となる。

【0030】請求項2にかかわる撮像装置では、電荷加算手段5が、垂直方向に隣接する光電変換部1から移送された信号電荷を、垂直転送路2上で加算する。したがって、長短2種類の蓄積時間により得られた水平行が、ライン加算されて外部に読み出される。以下、明暗差の特に大きな撮像対象を撮像する場合について説明する。

【0031】まず、蓄積時間の比較的短い光電変換部1は、撮像対象の特に明るい領域を、高階調の信号電荷に変換する。一方、蓄積時間の比較的長い光電変換部1は、撮像対象の特に明るい領域を、飽和レベルの信号電荷に変換する。これら両方の信号電荷が加算されることにより、撮像対象の特に明るい領域については、飽和レベルの分だけ桁上げされた高階調の信号電荷を得る。

【0032】また、蓄積時間の比較的長い光電変換部1は、撮像対象の特に暗い領域を、高階調の信号電荷に変換する。一方、蓄積時間の比較的短い光電変換部1は、撮像対象の特に暗い領域を、暗電流レベルの信号電荷に変換する。これら両方の信号電荷が加算されることにより、撮像対象の特に暗い領域については、暗電流レベルの分だけ桁上げされた高階調の信号電荷を得る。

【0033】このように請求項2の撮像装置では、撮像対象の明暗どちらの領域についても階調つぶれなどが発生しにくく、広いダイナミックレンジを確保することができる。請求項3にかかわる撮像装置では、ゲート手段3が、水平行の奇数番目および偶数番目における蓄積時間の設定をフィールド間で交互に入れ替える。

【0034】まず、蓄積時間の設定を入れ替えない場合の弊害について説明する。奇数フィールドでは、 n 行目（ n は奇数）と $n+1$ 行目とがライン加算される。従来の2線混合式インターレース走査においては、 n 行目と $n+1$ 行目とでは信号電荷の量がほぼ等しいため、加算後の水平ラインの重心位置は、 n 行目と $n+1$ 行目との中央にほぼ位置する。

【0035】しかしながら、本発明の撮像装置では、隣接する水平行において蓄積時間が異なる。そのため、加算後の水平ラインの重心位置は、蓄積時間の比較的長い方（信号電荷の多い方）に偏る。図3（a）は、奇数フィールドにおいて、水平ラインの重心位置 α 、 β が、蓄積時間の比較的長い方に偏っている様子を示した図である。

【0036】一方、偶数フィールドでは、 $n-1$ 行目と n 行目とがライン加算される。この場合も、加算後の水平ラインの重心位置は、蓄積時間の比較的長い方（信号電荷の多い方）に偏る。図3（b）は、偶数フィールドにおいて、水平ラインの重心位置が、蓄積時間の比較的長い方に偏っている様子を示した図である。

【0037】ここで、両フィールドにおける水平ライン

8

の重心位置は、蓄積時間の比較的長い方へ共に近づく。そのため、本発明の撮像装置では、両フィールドにおける水平ラインは、理想的なインターレース関係とならず、図3（b）に示すような歪みを生じる。このような歪みにより、インターレース走査時における垂直解像度の実効値が低下するという弊害が生じる。

【0038】また、外部の表示装置では、撮像装置側の歪みにより一切かわらず、両フィールドの水平ラインが等間隔に表示される。そのため、表示装置上の表示画像には、微視的な歪みが発生するという弊害が生じる。ところで、請求項3の撮像装置では、両フィールドにおいて蓄積時間の設定を交互に入れ替える。その結果、両フィールドにおける水平ラインの重心位置は、一方向に偏ることがなく、図3（c）に示されるように、歪みは生じない。したがって、上述した弊害が大幅に改善される。

【0039】請求項4にかかわる撮像装置では、光電変換部1を、金属シリサイドとシリコンとのショットキー接合から構成する。赤外線がショットキー接合に入射すると、金属シリサイドに主に吸収されてホットホール（信号電荷）が発生する。これらのホットホールは、ショットキー接合のポテンシャル障壁を超えない範囲で、ショットキー接合に蓄積される。このように蓄積されたホットホールは、垂直転送路2および水平転送路4を介して逐次読み出され、画像信号として出力される。このような構成により、赤外線用の撮像装置（IRCCD）が構成される。

【0040】ところで、本発明では、長短2種類の蓄積時間で信号電荷の蓄積を行う。そのため、蓄積時間の比較的長い水平行では、信号電荷が飽和レベルに達する可能性が高くなる。通常の可視光線用の撮像装置では、信号電荷が飽和レベルに達した時点で、光電変換部1から溢れた信号電荷が垂直転送路2などに流入して、ブルミング現象などの弊害を生じる。そのため余剰の信号電荷を排出するための構造が必須となる。

【0041】しかしながら、請求項4の撮像装置では、光電変換部1がショットキー接合から構成されるため、ポテンシャル障壁が本来低い。そのため、信号電荷が垂直転送路2側に溢れる以前に、ショットキー接合を超えて基板側に信号電荷が円滑に排出される。そのため、余剰の信号電荷を排出するための構造を別途設ける必要がない。したがって、請求項4の構成は、本発明のように信号電荷の飽和レベルを積極的に利用する用途に好適である。

【0042】請求項5にかかわる撮像装置では、光電変換部1が、シリコンのPN接合から構成される。また、PN接合に生じる余剰の信号電荷を排出するための電荷排出部も備える。このような構成により、可視光線用の撮像装置が実現する。請求項6にかかわる撮像装置では、電荷排出部が、PN接合のポテンシャル障壁よりも

9

小さなポテンシャル障壁を介して、PN接合の少なくとも一部の領域に接する。

【0043】そのため、PN接合のポテンシャル障壁を超えて、信号電荷が垂直転送路2側に漏れ出す以前に、小さなポテンシャル障壁を超えて電荷排出部に信号電荷が円滑に排出される。このような構成は、本発明のように信号電荷の飽和レベルを積極的に利用する用途に好適である。請求項7にかかわる撮像装置では、蓄積手段が、水平転送路4の転送出力を水平行ごともしくはフィールドごとに蓄積する。

【0044】加算手段は、水平転送路4の転送出力と、蓄積手段を介して遅延した転送出力とを画素単位に加算する。このような構成により、請求項2とほぼ同様の機能が、外部回路（蓄積手段、加算手段）により実現する。請求項8にかかわる駆動方法では、まず、光電変換部1の水平行の奇数番目と偶数番目について、相異なる信号蓄積時間で信号電荷を蓄積する。

【0045】次に、光電変換部1にそれぞれ蓄積された信号電荷をゲート手段3を介して垂直転送路2に移送する。このように移送された信号電荷を、垂直転送路2および水平転送路4を介して読み出し、画像信号として出力する。

【0046】請求項9にかかわる駆動方法では、垂直方向に隣接する光電変換部1から移送された信号電荷を、垂直転送路2上の電位井戸内で加算する。請求項10にかかわる駆動方法では、インターレース走査の奇数フィールドと偶数フィールドとにおいて、水平行の奇数番目および偶数番目における蓄積時間の長さを交互に入れ替える。

【0047】

【発明の実施の形態】以下、図面に基づいて本発明における実施の形態を説明する。

（第1の実施形態）図4は、第1の実施形態（請求項1～4、8～10に対応）を示す図である。図4において、赤外線を検出するPtSiショットキーダイオード12が撮像面上に二次元配列される。これらPtSiショットキーダイオード12の垂直列の間には、垂直CCD13が個別配置される。

【0048】これらの垂直CCD13の個々には、電荷転送用の4相電極 $\phi 1 \sim \phi 4$ が周期的に配置され、これらの4相電極 $\phi 1 \sim \phi 4$ は、垂直駆動回路15に接続される。また、垂直CCD13の一端側には、水平CCD14が水平方向に沿って配置される。この水平CCD14の出力側には、出力アンプが接続される。一方、垂直CCD13の他端側には、不要電荷を排出するための掃き出し線16が接続される。

【0049】図5（a）は、上記の電極 $\phi 1 \sim \phi 4$ の配置を詳細に示す図である。図5（a）において、奇数行のPtSiショットキーダイオード12に対応して、2つの電極 $\phi 1$ 、 $\phi 2$ が垂直CCD13上に配置される。

(6)

特開平10-243296

10

一方、偶数行のPtSiショットキーダイオード12に対応して、2つの電極 $\phi 3$ 、 $\phi 4$ が垂直CCD13上に配置される。

【0050】PtSiショットキーダイオード12の周囲には分離領域22が設けられ、この分離領域22の間隙にはP+拡散層20が設けられる。電極 $\phi 1$ 、 $\phi 3$ は、このP+拡散層の空隙20を覆う形で配置されることにより、ゲート手段3の機能を兼ねる。図5（b）は、上記のPtSiショットキーダイオード12の断面構造を示す図である。

【0051】図5（b）において、P型基板11の表面に、Pt成膜および熱処理を施すことによりPtSiショットキーダイオード12が形成される。このPtSiショットキーダイオード12の周囲には、リーク電流を低減するためのガードリング21と分離領域22とが形成される。この分離領域22に隣接して、垂直CCD13のN型拡散層が長尺状に形成され、N型拡散層の上には絶縁膜を介して電極 $\phi 1 \sim \phi 4$ が順番に配置される。

【0052】また、PtSiショットキーダイオード12の上には、シリコン酸化膜23を介して、赤外線を反射するためのA1反射膜24が形成される。ここで、請求項1に記載の発明と第1の実施形態との対応関係については、光電変換部1はPtSiショットキーダイオード12に対応し、垂直転送路2は垂直CCD13、電極 $\phi 1 \sim \phi 4$ および垂直駆動回路15の「信号電荷を垂直転送する機能」に対応し、ゲート手段3は電極 $\phi 1$ 、 $\phi 3$ および垂直駆動回路15の「信号電荷を垂直CCD13に移送する機能」に対応し、水平転送路4は水平CCD14に対応する。

30

【0053】請求項2に記載の発明と第1の実施形態との対応関係については、電荷加算手段5は、電極 $\phi 2$ 、 $\phi 4$ および垂直駆動回路15の「電位井戸内で信号電荷を加算する機能」に対応する。図6は、駆動タイミングを説明する図である。図7は、第1の実施形態における偶数フィールドの読み出し動作を説明する図である。

【0054】以下、これらの図を用いて、偶数フィールドの読み出し動作を説明する。まず、垂直掃線期間内の時刻 t_1 において、垂直駆動回路15は電極 $\phi 1$ に高電位を印加する。すると、奇数行 g 、 e 、 c のPtSiショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極 $\phi 1$ の下に移送される。この状態で、垂直駆動回路15は電極 $\phi 1 \sim \phi 4$ を4相駆動して、垂直CCD13上の不要電荷を逆方向に高速転送する。このように転送された不要電荷は、掃き出し線16から排出される。

【0055】次に、蓄積時間 T_s を経過した時刻 t_2 において、垂直駆動回路15は、電極 $\phi 1$ および $\phi 3$ に高電位を印加する。すると、全てのPtSiショットキーダイオード12に蓄積された信号電荷は、垂直CCD13の電極 $\phi 1$ 、 $\phi 3$ の下に一括して移送される。このよ

(7)

待開平10-243296

12

うな垂直駆動回路15の動作により、奇数行c, e, gからは、蓄積時間Tsにわたって蓄積された信号電荷C, E, Gが移送される。また、偶数行d, fからは、1フィールド期間(NTSC規格では1/60sec)にわたって蓄積された信号電荷D, Fが移送される。

【0056】次に、垂直駆動回路15は、電極φ1, φ3, φ4に中間電位を印加する。すると、これらの電極φ1, φ3, φ4の下に一連の電位井戸が形成され、この電位井戸内で信号電荷の加算が行われる。垂直帰線期間が終了すると、垂直駆動回路15は電極φ1~φ4を4相駆動して、垂直CCD13上の信号電荷を正方向に順次転送する。このように転送された信号電荷は、水平帰線期間中に水平CCD14に逐一転送され、外部に読み出される。

【0057】次に、奇数フィールドの読み出し動作(図示せず)を説明する。まず、垂直帰線期間内の時刻t1において、垂直駆動回路15は電極φ3に高電位を印加する。すると、偶数行d, fのPtSiショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極φ3の下に移送される。

【0058】この状態で、垂直駆動回路15は電極φ1~φ4を4相駆動して、垂直CCD13上の不要電荷を掃き出し線16から排出する。次に、蓄積時間Tsを経過した時刻t2において、垂直駆動回路15は、電極φ1およびφ3に高電位を印加する。すると、全てのPtSiショットキーダイオード12に蓄積された信号電荷は、垂直CCD13の電極φ1, φ3の下に一括して移送される。

【0059】このような垂直駆動回路15の動作により、奇数行c, e, gからは、1フィールド期間(NTSC規格では1/60sec)にわたって蓄積された信号電荷C, E, Gが移送される。また、偶数行d, fからは、蓄積時間Tsにわたって蓄積された信号電荷D, Fが移送される。次に、垂直駆動回路15は、電極φ1~φ3に中間電位を印加する。すると、これらの電極φ1~φ3の下に一連の電位井戸が形成され、この電位井戸内で信号電荷の加算が行われる。

【0060】垂直帰線期間が終了すると、垂直駆動回路15は電極φ1~φ4を4相駆動して、垂直CCD13上の信号電荷を正方向に順次転送する。このように転送された信号電荷は、水平帰線期間中に水平CCD14に逐一転送され、外部に読み出される。以上説明した動作により、第1の実施形態では、長短2種類の蓄積時間により得られた水平行が垂直CCD13上でライン加算される。

【0061】この場合の出力特性を、図8中の加算出力(a+d)に示す。図8に示されるように、黒体温度80~250℃の撮影対象については、飽和レベルの分だけ桁上げされた高階調の画像信号が出力される。一方、黒体温度20~80℃の撮影対象については、暗電流レ

ベルの分だけ桁上げされた高階調の画像信号が出力される(ここでの「桁上げ」は、暗電流が画像信号と非相関なために電力加算値となる)。

【0062】その結果、黒体温度20~250℃の撮影対象について、高階調な画像信号を得ることができる。また、奇数フィールドと偶数フィールドとにおいて、奇数行および偶数行における蓄積時間の設定を交互に入れ替えている。したがって、図3に示したように、重心ずれは一切生じず、両フィールドの水平ラインが、インターレースする関係を保つことができる。

【0063】次に、別の実施形態について説明する。

(第2の実施形態)図9は、第2の実施形態(請求項1~4, 8~10に対応)の駆動タイミングを示す図である。図10は、第2の実施形態における偶数フィールドの読み出し動作を説明する図である。

【0064】なお、第2の実施形態の素子構成については、第1の実施形態(図4, 図5)と同様なので、ここでの説明を省略する。まず、図9, 図10を用いて、偶数フィールドの読み出し動作を説明する。まず、垂直帰線期間内の時刻t1において、垂直駆動回路15は電極φ1に高電位を印加する。すると、奇数行g, e, cのPtSiショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極φ1の下に移送される。

【0065】次に、垂直帰線期間内の時刻t2において、垂直駆動回路15は電極φ3に高電位を印加する。すると、偶数行d, fのPtSiショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極φ3の下に移送される。この状態で、垂直駆動回路15は電極φ1~φ4を4相駆動して、垂直CCD13上の不要電荷を逆方向に高速転送する。このように転送された不要電荷は、掃き出し線16から排出される。

【0066】次に、垂直帰線期間内の時刻t3において、垂直駆動回路15は、電極φ1およびφ3に高電位を印加する。すると、全てのPtSiショットキーダイオード12に蓄積された信号電荷は、垂直CCD13の電極φ1, φ3の下に一括して移送される。このような垂直駆動回路15の動作により、奇数行c, e, gからは、蓄積時間(t3-t1)にわたって蓄積された信号電荷C, E, Gが移送される。また、偶数行d, fからは、蓄積時間(t3-t2)にわたって蓄積された信号電荷D, Fが移送される。

【0067】次に、垂直駆動回路15は、電極φ1, φ3, φ4に中間電位を印加する。すると、これらの電極φ1, φ3, φ4の下に一連の電位井戸が形成され、この電位井戸内で信号電荷の加算が行われる。垂直帰線期間が終了すると、垂直駆動回路15は電極φ1~φ4を4相駆動して、垂直CCD13上の信号電荷を正方向に順次転送する。このように転送された信号電荷は、水平帰線期間中に水平CCD14に逐一転送され、外部に読み出される。

(8)

特開平10-243296

13

【0068】次に、奇数フィールドの読み出し動作（図示せず）を説明する。まず、垂直掃線期間内の時刻 t_1 において、垂直駆動回路15は電極 ϕ_3 に高電位を印加する。すると、偶数行 d, f のP t S iショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極 ϕ_3 の下に移送される。次に、垂直掃線期間内の時刻 t_2 において、垂直駆動回路15は電極 ϕ_1 に高電位を印加する。すると、偶数行 c, e, g のP t S iショットキーダイオード12に蓄積された不要電荷は、垂直CCD13の電極 ϕ_3 の下に移送される。

【0069】この状態で、垂直駆動回路15は電極 $\phi_1 \sim \phi_4$ を4相駆動して、垂直CCD13上の不要電荷を逆方向に高速転送する。このように転送された不要電荷は、掃き出し線16から排出される。

【0070】次に、垂直掃線期間内の時刻 t_3 において、垂直駆動回路15は、電極 ϕ_1 および ϕ_3 に高電位を印加する。すると、全てのP t S iショットキーダイオード12に蓄積された信号電荷は、垂直CCD13の電極 ϕ_1, ϕ_3 の下に一括して移送される。このような垂直駆動回路15の動作により、偶数行 d, f からは、蓄積時間 $(t_3 - t_1)$ にわたって蓄積された信号電荷 D, F が移送される。また、奇数行 c, e, g からは、蓄積時間 $(t_3 - t_2)$ にわたって蓄積された信号電荷 C, E, G が移送される。

【0071】次に、垂直駆動回路15は、電極 $\phi_1 \sim \phi_3$ に中間電位を印加する。すると、これらの電極 $\phi_1 \sim \phi_3$ の下に一連の電位井戸が形成され、この電位井戸内で信号電荷の加算が行われる。垂直掃線期間が終了すると、垂直駆動回路15は電極 $\phi_1 \sim \phi_4$ を4相駆動して、垂直CCD13上の信号電荷を正方向に逐次転送する。このように転送された信号電荷は、水平掃線期間中に水平CCD14に逐一転送され、外部に読み出される。

【0072】以上の動作により、第2の実施形態では、第1の実施形態と同様の効果を得ることができる。さらに、第2の実施形態に特有な効果としては、奇数行および偶数行の両方について電子シャッタをかけているので、黒体温度の層高い撮影対象を観察できる点である。

【0073】次に、別の実施形態について説明する。

（第3の実施形態）図11は、第3の実施形態（請求項5に対応）を示す図である。図において、シリコンのN型基板31の上には、Pウェル32を介して、N型の受光部34が形成される。（さらに、暗電流を防ぐために、埋め込みホットダイオード構成とする場合には、N型の受光部34の表面にP型拡散層を設ける場合がある。）また、受光部34の隣には、分離領域33を介して、垂直CCD36のN型拡散層が形成され、垂直CCD36の上には、絶縁膜を介して電極 $\phi_1 \sim \phi_4$ が設けられる。

【0074】第3の実施形態における構成上の特徴点

14

は、受光部34下部のPウェル32がその他の領域に比べて浅くなっている点である。これによりいわゆる「縦型オーバーフロードレイン構造」が構成される。なお、本実施形態では、電荷排出部として縦型オーバーフロードレイン構造を採用しているが、請求項5に記載の発明は、この構成に限定されるものではない。例えば、電荷排出部として「横型オーバーフロードレイン構造」などを採用してもよい。

【0075】また、N型基板31とPウェル32の間には、逆バイアス電圧（図示せず）が印加され、Pウェル32の受光部（N型）34の下部は完全に空乏化される。一方、受光部34に信号電荷が蓄積されるに従って、受光部34の電位は徐々に下がり、最終的には受光部34とPウェル32との間が順方向にバイアスされる。

【0076】その後、受光部34からPウェル32に漏れる電荷は、周囲に溢れる前に、N型基板31とPウェル32との間に印加された逆バイアス電圧により縦方向に吸い出され、N型基板31に吸収される。したがって、第1の実施形態と同様の読み出し動作を実施する際に、蓄積時間の長い側の受光部34において、分離領域33を超えて信号電荷が垂直CCD36に混入するなどの不具合を確実に防ぐことが可能となる。

【0077】次に、別の実施形態について説明する。

（第4の実施形態）図12は、第4の実施形態（請求項6に対応）を示す図である。

【0078】図において、シリコンのP型基板42の上に、N型の受光部44が形成される。さらに、埋め込みホットダイオード構成によって暗電流を防ぐために、N型の受光部44の表面に浅いP型拡散層43aが設けられる。このP型拡散層43aの一部に接して、白金（Pt）とシリコンの反応で生成される白金シリサイド（PtSi）とN型の受光部44とからなるショットキー接合が設けられ、P t S iショットキーダイオード45が形成される。

【0079】また、受光部44の隣には、分離領域43を介して、垂直CCD46のN型拡散層が形成され、垂直CCD46の上には、絶縁膜を介して電極 $\phi_1 \sim \phi_4$ が設けられる。第4の実施形態における構成上の特徴点は、電荷排出経路であるP型拡散層43aが、P t S iショットキー接合を介して、受光部44に接している点である。

【0080】このようなP t S iショットキー接合のポテンシャル障壁は、PN接合のポテンシャル障壁よりも低い。そのため、受光部44に蓄積される信号電荷は、早い段階でP t S iショットキーダイオード45から漏れ出す。このように漏れ出した電荷は、受光部44上のP型拡散層43aとP型の分離領域43とを経てP型基板42に排出される。

【0081】したがって、第1の実施形態と同様の読み

(9)

特開平10-243296

15

出し動作を実施する際に、蓄積時間の長い側の受光部44において、分離領域43を超えて信号電荷が垂直CCD46に混入するなどの不具合を確実に防ぐことが可能となる。次に、別の実施形態について説明する。

(第5の実施形態) 図13は、第5の実施形態(請求項7に対応)を示す図である。

【0082】図13において、固体撮像素子51の画像出力は、1/2Hディレイライン52の入力端子および加算器53の一方の入力端子に入力され、1/2Hディレイライン52の遅延出力は、加算器53の他方の入力端子に入力される。

【0083】加算器53の加算出力は、ルックアップテーブル部55を介して外部に出力される。なお、請求項7に記載の発明と第5の実施形態との対応関係については、蓄積手段は1/2Hディレイライン52に対応し、加算手段は加算器53に対応する。以下、第5の実施形態における動作を説明する。

【0084】まず、固体撮像素子51では、水平1行おきに異なる蓄積時間で信号電荷を蓄積する。次に、固体撮像素子51は、垂直水平方向に倍速で駆動され、倍速の画像信号が読み出される。1/2Hディレイライン52は、このような倍速の画像信号を1/2H(1水平期間の半分)だけ遅延することにより、1行前の水平ラインを順次出力する。

【0085】加算器53は、1行前の水平ラインと現在の水平ラインとを加算する。ルックアップテーブル部55は、加算器53の加算出力に対し、予め定められた利得調整を施して外部に出力する。このような動作により、第5の実施形態では、第1の実施形態と同様の効果を得ることができる。

【0086】特に、第5の実施形態に特有の効果としては、水平ラインの加算処理を固体撮像素子51の外部回路で実施しているので、既存の固体撮像素子51をそのまま使用できる点である。次に、別の実施形態について説明する。

(第6の実施形態) 図14は、第6の実施形態(請求項7に対応)を示す図である。

【0087】図14において、固体撮像素子56の画像出力は、1フィールドディレイライン57の入力端子および加算器58の一方の入力端子に入力され、1フィールドディレイライン57の遅延出力は、加算器58の他方の入力端子に入力される。加算器58の加算出力は、ルックアップテーブル部59を介して外部に出力される。

【0088】なお、請求項7に記載の発明と第6の実施形態との対応関係については、蓄積手段は1フィールドディレイライン57に対応し、加算手段は加算器58に対応する。以下、第6の実施形態における動作を説明する。まず、固体撮像素子56では、1フィールドおきに異なる蓄積時間で信号電荷を蓄積する。

16

【0089】次に、固体撮像素子56は、垂直方向に飛び越し走査を行い、奇数フィールドおよび偶数フィールドの画像信号を順次に読み出す。1フィールドディレイライン57は、このようなフィールド読み出しの画像信号を1フィールドだけ遅延することにより、1フィールド前の画像信号を順次出力する。

【0090】加算器58は、1フィールド前の画像信号と現在の画像信号とを画素単位に加算する。ルックアップテーブル部59は、加算器58の加算出力に対し、予め定められた利得調整を施して外部に出力する。このような動作により、第6の実施形態では、第1の実施形態と同様の効果を得ることができる。

【0091】特に、第6の実施形態に特有の効果としては、水平ラインの加算処理を固体撮像素子56の外部回路で実施しているので、既存の固体撮像素子56をそのまま使用できる点である。なお、上述した実施形態では、NTSC規格などの標準テレビジョンフォーマットの準拠する場合について説明したが、これに限定されるものではない。一般的には、フレームレートや撮像素子の画素数などにかかわらず本発明を適用することが可能である。

【0092】また、上述した実施形態では、フィールド蓄積の場合について説明したが、撮像素子の蓄積動作に限定されるものではない。例えば、フレーム蓄積をしてもよいし、静止画像の蓄積でもよい。さらに、上述した実施形態では、不要電荷の電荷量を全て排出する場合について説明したが、これに限定されるものではない。例えば、不要電荷の電荷量の一部を排出してもよい。このような動作においても、信号電荷の電荷量を適宜に制御できるのでダイナミックレンジを拡大することが可能となる。

【0093】また、上述した実施形態では、電子シャッタ機能を使用する際に、蓄積時間が垂直帰線期間以下に制限されているが、これに限定されるものではない。例えば、不要電荷の排出経路を専用に設けることにより、蓄積時間を垂直帰線期間以上に設定することが可能となる。さらに、第1の実施形態では、光電変換部1として白金シリサイド(PtSi)とシリコンとのショットキー接合を使用しているが、この構成に限定されるものではない。例えば、イリジウムシリサイド(IrSi)やパラジウムシリサイド(PdSi)などの金属シリサイドを使用することもできる。

【0094】また、第4の実施形態では、白金シリサイド(PtSi)とシリコンとのショットキー接合を余剰電荷の排出口として使用しているが、この構成に限定されるものではない。一般に、シリコンのPN接合のポテンシャル障壁よりも低いポテンシャル障壁であればよい。例えば、このようなポテンシャル障壁としては、インジウムシリサイド(InSi)やパラジウムシリサイド(PdSi)などの金属シリサイドとシリコンとのシ

(10)

特開平10-243296

17

ショットキー接合を使用することができる。

【0095】

【発明の効果】以上説明したように、請求項1、8に記載の発明では、長短2種類の蓄積時間をもつ水平行が混在した状態で、撮影対象が撮像される。

【0096】このとき、撮影対象の明るい領域については、蓄積時間の比較的短い水平行において高階調に撮像される。一方、撮影対象の暗い領域については、蓄積時間の比較的長い水平行において高S/Nおよび高階調に撮像される。したがって、明暗どちらの撮影対象についても適正に撮像された画像を一度に得ることが可能となる。

【0097】特に、比較的長い蓄積時間側を、最大受光レベルにおいて光電変換部が飽和する時間まで長くするので、撮影対象の特に暗い領域までを高階調に撮像することが可能となる。したがって、撮像装置のダイナミックレンジは暗側に確実に拡大する。また、これら2種類の水平行が混在して表示されることにより、視覚的にダイナミックレンジの広い画像を得ることができる。

【0098】さらに、混在する水平行の一方を画像内から選択抽出することにより、明暗のどちらか一方について高階調に撮像された画像を簡便に生成することも可能となる。請求項2、9に記載の発明では、長短2種類の蓄積時間により得られた水平行がライン加算される。

【0099】このとき、撮影対象の特に明るい領域については、飽和レベルの分だけ桁上げされた高階調の信号電荷を得る。また、撮影対象の特に暗い領域については、暗電流レベルの分だけ桁上げされた高階調の信号電荷を得る。したがって、撮影対象の明暗どちらの領域についても階調つぶれなどが発生しにくく、ダイナミックレンジが広い画像を得ることができる。

【0100】さらに、水平行のライン加算が、外部回路によらず垂直転送路上で容易に実現できるので、撮像装置の小型化や低コスト化を十分に図ることが可能となる。請求項3、10に記載の発明では、インターレース走査の奇数フィールドと偶数フィールドとにおいて、水平行の奇数番目および偶数番目における蓄積時間の設定を交互に入れ替える。

【0101】そのため、両フィールドにおける水平ラインの重心位置は、一方に偏って接近することがなく、図3(c)に示されるように、重心ずれが生じない。したがって、インターレース走査時の水平ラインがインターレースする関係を正確に保つことができる。このような効果により、インターレース走査時における垂直解像度の実効値が低下するという弊害を確実に回避することができる。

【0102】また、インターレース表示時に、重心ずれによって微視的な歪みが発生するという弊害を確実に回避することもできる。請求項4に記載の発明では、光電変換部を、金属シリサイドとシリコンとのショットキ

18

ー接合から構成するので、赤外線用の撮像装置を実現することができる。請求項5に記載の発明では、光電変換部を、シリコンのPN接合から構成するので、可視光線用の撮像装置を実現することができる。

【0103】また、本発明では、光電変換部において信号電荷が飽和する状態を積極的に利用するが、このような飽和状態において余剰の信号電荷が電荷排出部から排出されるので、ブルーミングなどの弊害を抑制することができる。請求項6に記載の発明では、電荷排出部が、PN接合のポテンシャル障壁よりも小さなポテンシャル障壁を介して、PN接合の少なくとも一部の領域に接する。

【0104】そのため、PN接合のポテンシャル障壁を超える以前に、小さなポテンシャル障壁を介して電荷排出部に信号電荷を円滑に排出することができる。請求項7に記載の発明では、外部回路を用いて、請求項2とほぼ同様の機能を実現することができる。

【図面の簡単な説明】

【図1】請求項1、8に記載の発明を説明する図である。

【図2】請求項2、9に記載の発明を説明する図である。

【図3】請求項3、10に記載の発明を説明する図である。

【図4】第1の実施形態（請求項1～4、8～10に対応）を示す図である。

【図5】第1の実施形態における画素構成を詳細に示す図である。

【図6】駆動タイミングを説明する図である。

【図7】第1の実施形態における偶数フィールドの読み出し動作を説明する図である。

【図8】第1の実施形態における出力特性を示す図である。

【図9】第2の実施形態（請求項1～4、8～10に対応）の駆動タイミングを示す図である。

【図10】第2の実施形態における偶数フィールドの読み出し動作を説明する図である。

【図11】第3の実施形態（請求項5に対応）を示す図である。

【図12】第4の実施形態（請求項6に対応）を示す図である。

【図13】第5の実施形態（請求項7に対応）を示す図である。

【図14】第6の実施形態（請求項7に対応）を示す図である。

【図15】従来の撮像装置の一例を示す図である。

【図16】電子シャッタ機能を有する撮像装置の出力特性を示す図である。

【符号の説明】

1 光電変換部

(11)

特開平10-243296

19

- 2 垂直転送路
- 3 ゲート手段
- 4 水平転送路
- 5 電荷加算手段
- 11 P型基板
- 12 PtSiショットキーダイオード
- 13 垂直CCD
- 14 水平CCD
- 15 垂直駆動回路
- 16 掃き出し線
- 21 ガードリング
- 22 分離領域
- 23 シリコン酸化膜
- 24 Al反射膜
- 31 N型基板
- 32 Pウェル
- 33 分離領域
- 34 受光部
- 36 垂直CCD
- 42 P型基板

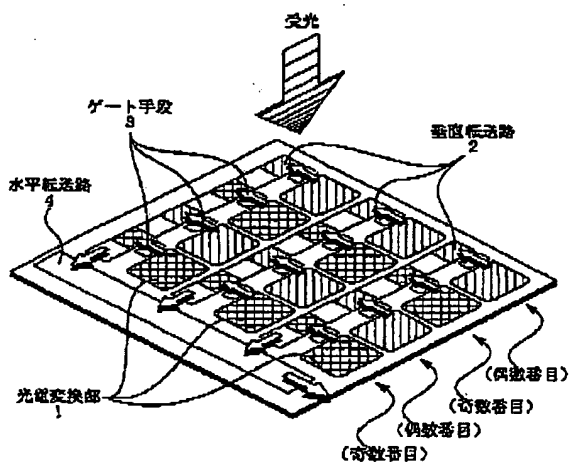
20

- 43 分離領域
- 43a P型拡散層
- 44 受光部
- 45 PtSiショットキーダイオード
- 46 垂直CCD
- 51 固体撮像素子
- 52 1/2Hディレイライン
- 53 加算器
- 55 ルックアップテーブル部
- 56 固体撮像素子
- 57 1フィールドディレイライン
- 58 加算器
- 59 ルックアップテーブル部
- 61 PtSiショットキーダイオード
- 62 垂直CCD
- 63 転送ゲート
- 64 水平CCD
- 66 出力アンプ
- 67 排出部

20

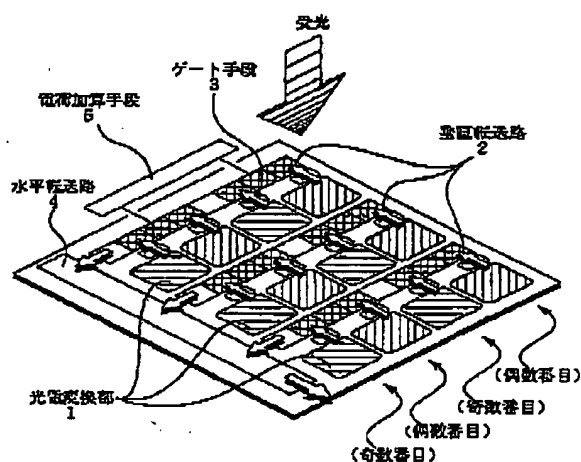
【図1】

請求項1. 8に記載の発明を説明する図



【図2】

請求項2. 9に記載の発明を説明する図

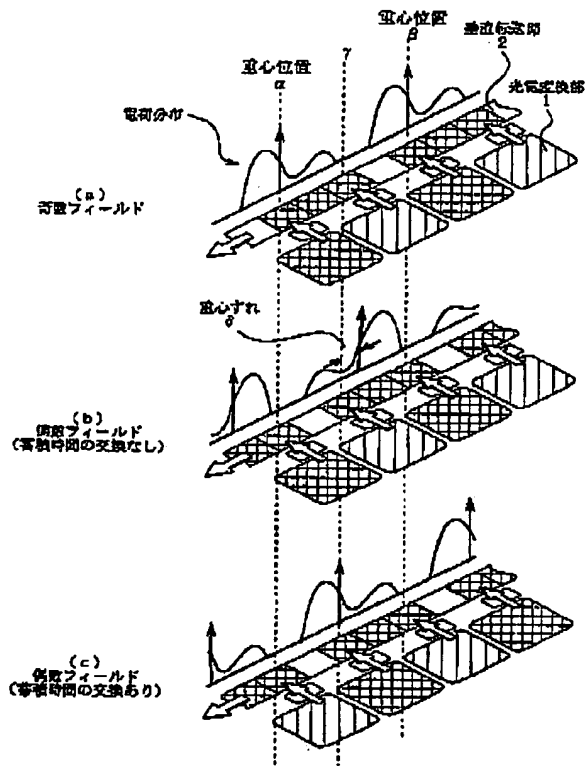


(12)

特開平 10-243296

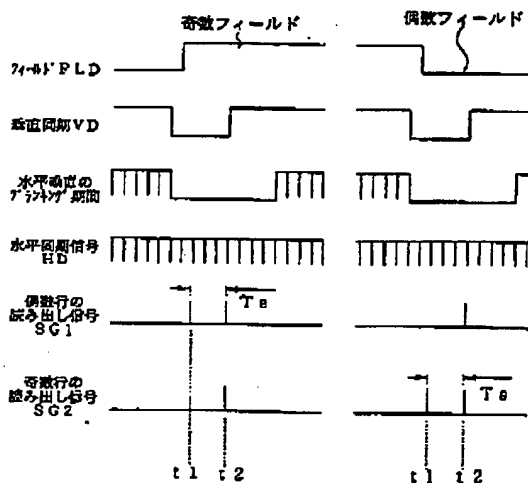
【圖 3】

請求項 3、 10 に記載の発明を説明する図



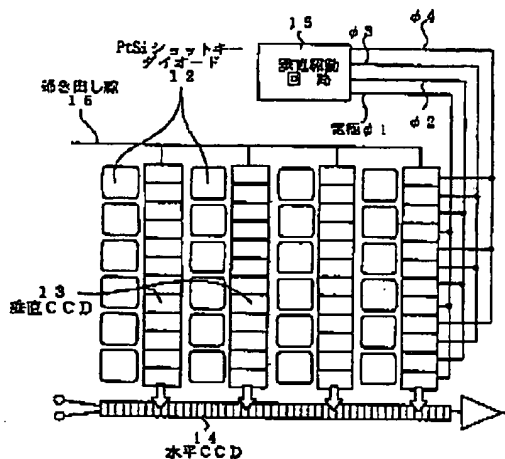
【圖 6】

駆動タイミングを説明する図



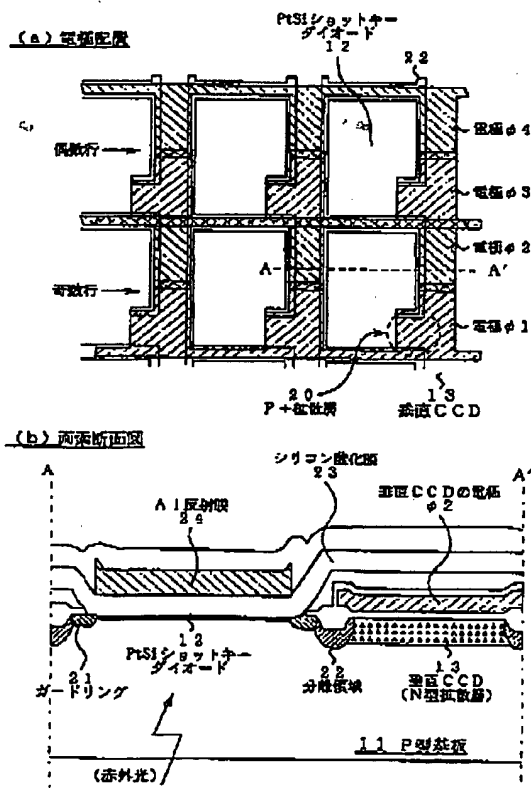
【圖 4】

第1の実態形態（請求項1～4，8～10に対応）を示す図



【图 5】

第 1 の実施形態における画素構成を詳細に示す図

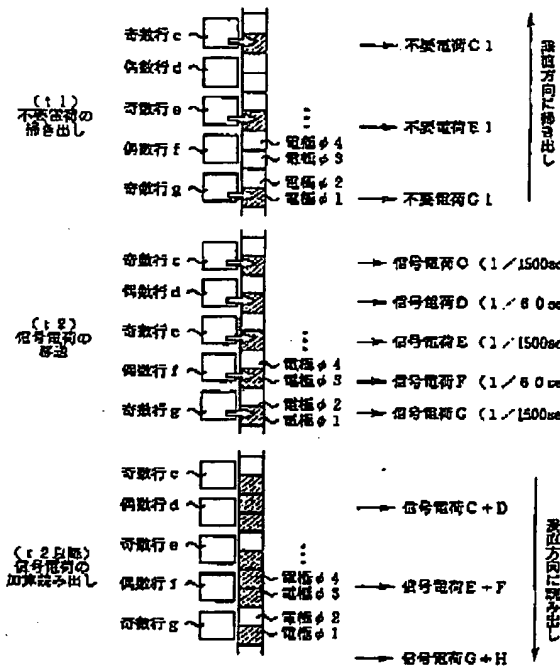


(13)

特開平10-243296

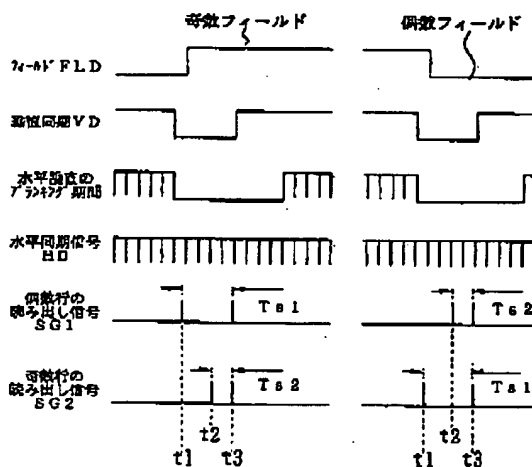
【図7】

第1の実施形態の動作を説明する図



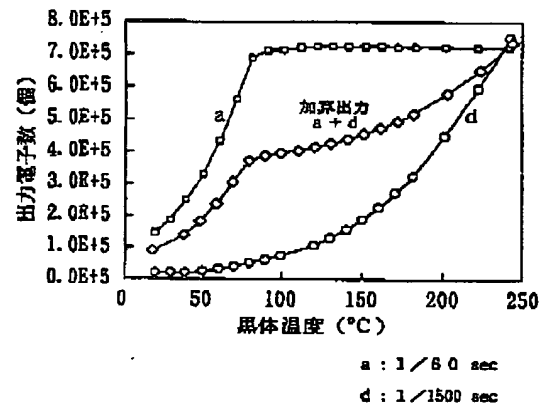
【図9】

第2の実施形態（請求項1～4、8～10に対応）の駆動タイミングを示す図



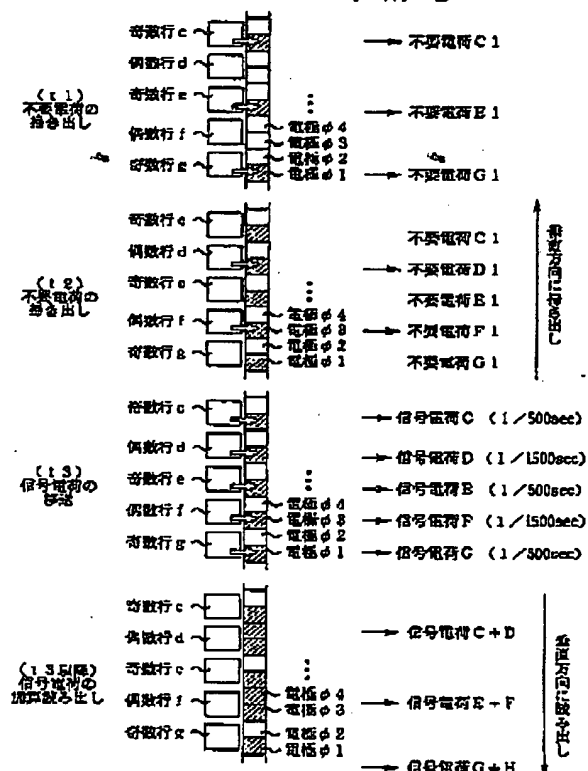
【図8】

第1の実施形態の出力特性を示す図



【図10】

第2の実施形態の動作を説明する図

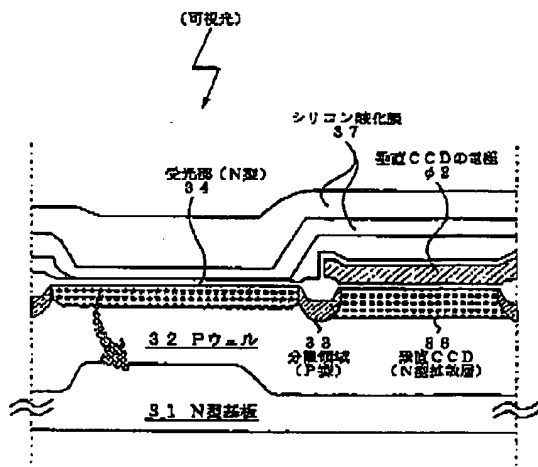


(14)

特開平10-243296

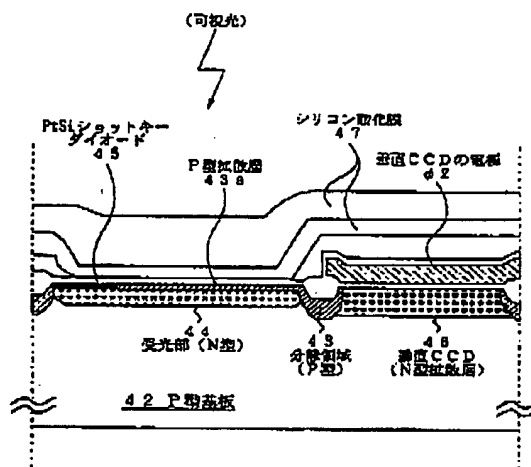
【圖 11】

第 9 の実施形態（請求項 5 に対応）を示す図



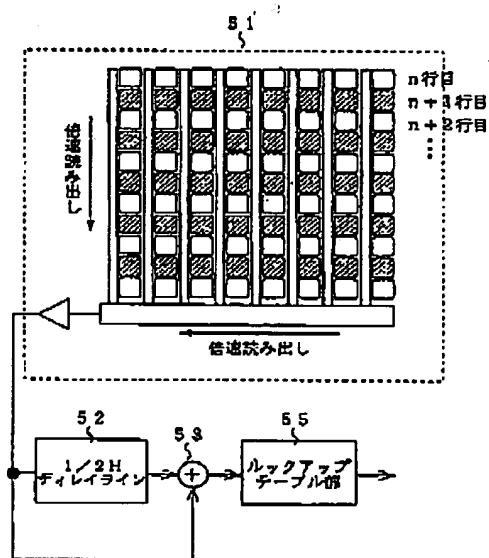
【圖 12】

第4の実施形態（請求項目に対応）を示す図



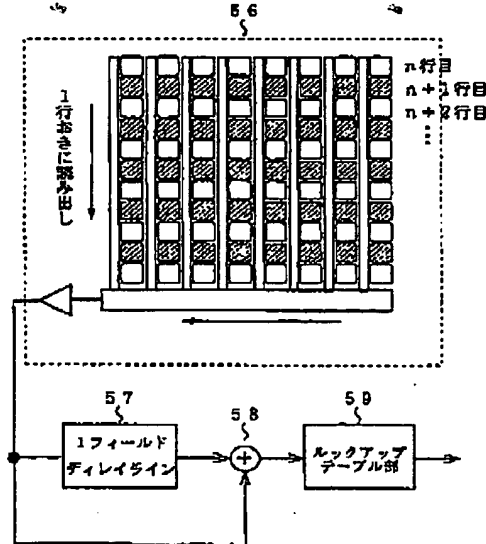
【圖 13】

第5の実施形態（請求項7に対応）を示す図



【圖 14】

第6の突地形部（請求項7に対応）を示す図

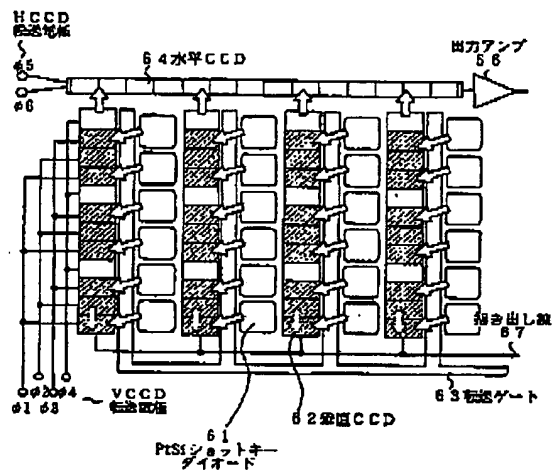


(15)

特開平10-243296

【図15】

従来の撮像素子の一例を示す図



【図16】

従来例の出力特性を示す図

